

工程应用技术与实现

可重构计算硬件平台的改进设计

王晟中, 陈伟男, 彭澄廉

(复旦大学计算机科学技术学院, 上海 200433)

收稿日期 修回日期 网络版发布日期 接受日期

**摘要** 针对现有可重构计算硬件平台配置时间长、灵活性受限的缺陷, 提出一种改进设计。基于支持二维重构区域的Virtex-4现场可编程门阵列(FPGA)芯片, 使重构模块放置更灵活、芯片面积利用率更高, 通过将单片FPGA和外设集成在一块印刷电路板上, 使系统的结构更紧凑, 利用FPGA内嵌微处理器减轻通信和访存开销。调试结果表明, 改进平台灵活性较高、功能和可扩展性更强。

**关键词** [可重构计算](#); [部分可重构](#); [动态可重构](#); [现场可编程门阵列](#)

**分类号** [TP393](#)

**DOI:**

通讯作者:

作者个人主页: [王晟中](#); [陈伟男](#); [彭澄廉](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF\(367KB\)](#)
- ▶ [\[HTML全文\]\(0KB\)](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“可重构计算; 部分可重构; 动态可重构; 现场可编程门阵列”的 相关文章](#)
- ▶ [本文作者相关文章](#)