

工程应用技术与实现

集成电路中的多时钟域同步设计技术

赵永建^{1,2}, 段国东², 李 苗²

(1. 上海交通大学微电子学院, 上海 200240; 2. 华东计算技术研究所, 上海 200233)

收稿日期 修回日期 网络版发布日期 2008-4-29 接受日期

摘要 针对通信过程中多时钟域之间的亚稳态现象, 分析了几种同步器在集成电路异步设计中的应用。采用异步FIFO法设计ATM通信芯片中接口与内核的异步数据缓冲器。仿真验证结果表明该方法能使电路实现既定功能并提高其可靠性。

关键词 [亚稳态](#) [同步器](#) [异步FIFO](#) [格雷码](#)

分类号 [TP311](#)

DOI:

通讯作者:

作者个人主页: [赵永建^{1,2};段国东²;李 苗²](#)

扩展功能

本文信息

▶ [Supporting info](#)

▶ [PDF\(84KB\)](#)

▶ [\[HTML全文\]\(0KB\)](#)

▶ [参考文献\[PDF\]](#)

▶ [参考文献](#)

服务与反馈

▶ [把本文推荐给朋友](#)

▶ [加入我的书架](#)

▶ [加入引用管理器](#)

▶ [引用本文](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

▶ [本刊中 包含“亚稳态”的 相关文章](#)

▶ 本文作者相关文章

· [赵永建^{1,2}, 段国东², 李 苗²](#)