

工程应用技术与实现

网络处理器数据处理内核的设计与实现

李 苗, 王叶辉, 周彩宝

(华东计算技术研究所, 上海 200233)

收稿日期 修回日期 网络版发布日期 接受日期

摘要 通用处理器和专用芯片ASIC的数据处理能力无法满足日益增长的网络带宽和各种复杂网络协议的要求, 针对该问题, 研究网络处理器的系统结构, 讨论网络处理器中数据处理内核的设计实现, 提出一种可编程的精简指令集计算机(RISC)处理器微结构, 对其进行现场可编程门阵列(FPGA)原型验证, 结果证明了该设计方案的有效性。

关键词 [网络处理器](#); [数据处理内核](#); [流水线](#)

分类号 [TP303](#)

DOI:

通讯作者:

作者个人主页: [李 苗](#); [王叶辉](#); [周彩宝](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF \(298KB\)](#)
- ▶ [\[HTML全文\] \(0KB\)](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“网络处理器; 数据处理内核; 流水线”的 相关文章](#)
- ▶ [本文作者相关文章](#)