学术研究

基于Petri网表示的嵌入式系统模型化简规则

夏传良1,2+

- 1. 山东建筑大学 计算机学院,济南 250101
- 2. 中国科学院软件研究所 计算机科学国家重点实验室, 北京 100190

收稿日期 修回日期 网络版发布日期 2008-11-28 接受日期

摘要 为了提高基于Petri网表示的嵌入式模型(PRES+)验证的效率, 对模型进行了保性变换, 给出了一组关于PRES+模型的化简规则, 这些化简规则在原模型和简化模型之间保持完全等价关系。对两个系统模型的化简结 果进一步说明了这些化简规则的有效性。

 关键词
 化简规则
 Petri网
 完全等价
 保性
 嵌入式系统

 分类号

Reduction rules for Petri Net based representation for embedded systems

XIA Chuanliang^{1,2+}

- 1. School of Computer Science and Technology, Shandong Jianzhu University, Jinan 250101, China
- 2. State Key Laboratory for Computer Science, Institute of Software, Chinese Academy of Sciences, Beijing 100190, China

Abstract

The research concentrates on the aspects related to reduction rules for Petri Net based Representation for Embedded Systems (PRES+). The major motivation of this work is to give correctness-preservation transformations to improve the verification efficiency. It proposes a set of reduction rules to reduce PRES+ nets to the equivalent reduced PRES+ nets. Reductions for two system models demonstrate the efficiency of this reduction rules on practical applications.

Key words reduction rules Petri Nets total-equivalence property preservation embedded system

DOI: 10.3778/j.issn.1673-9418.2008.06.005

扩展功能

本文信息

- **►** Supporting info
- ▶ **PDF**(731KB)
- **▶[HTML全文]**(0KB)
- ▶参考文献

服务与反馈

- ▶把本文推荐给朋友
- ▶加入我的书架
- ▶加入引用管理器
- ▶复制索引
- ► Email Alert
- ▶浏览反馈信息

相关信息

- ▶ <u>本刊中 包含"化简规则"的</u> 相关文章
- ▶本文作者相关文章
- 夏传良

通讯作者 夏传良 xcl@ios.ac.cn