

工程应用技术与实现

神经网络计算部件的数字VLSI优化设计

李 昂, 吴 巍, 钱 艺, 王 沁

(北京科技大学信息工程学院, 北京 100083)

收稿日期 修回日期 网络版发布日期 2008-3-3 接受日期

摘要 在神经网络的数字VLSI实现中, 激活函数及乘累加等计算部件是设计中的难点。区别于使用乘法器及加法器的传统方法, 该文提出的LMN方法基于查找表(即函数真值表), 使用逻辑最小项化简提炼出函数最简逻辑表达式后, 可直接生成结构规整的门级电路, 除线延时外, 电路只有数个门级延时。以非线性函数为例对该方法进行了介绍, 结果表明当定点数位较少时, 算法在速度及误差方面具有更好的性能。

关键词 [神经网络](#) [VLSI设计](#) [非线性函数](#) [逻辑化简](#)

分类号 [TP183](#)

DOI:

通讯作者:

作者个人主页: [李 昂](#); [吴 巍](#); [钱 艺](#); [王 沁](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF\(414KB\)](#)
- ▶ [\[HTML全文\]\(0KB\)](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“神经网络”的 相关文章](#)
- ▶ [本文作者相关文章](#)
- ▶ [李 昂, 吴 巍, 钱 艺, 王 沁](#)