

实际问题研讨

卷积编码及基于DSP的Viterbi译码器设计

[赵冰](#)

(同济大学中德学院信号与信息处理专业)

Abstract 卷积编码是前向纠错的差错控制编码方法之一, Viterbi译码是卷积码的一种杰出的译码算法, 它是一种最大似然算法, 适于硬件实现. 本设计中的Viterbi译码器是构建在台湾智源科技的DSP芯片FD216之上的. 在对Viterbi译码器测试时取一幅图像文件作为数据源, 并用软件方法模拟高斯白噪声信道. DSP芯片卓越的性能为我们提供了更深入的开发潜力.

Keywords [前向纠错; 卷积码; Viterbi算法; 最大似然函数; 高斯白噪声; DSP](#)

收稿日期

修回日期

通讯作者

DOI

PACS: TP14