

准连续波雷达数字信号处理机的BIT设计

姬长华⁽¹⁾, 刘晓娟⁽²⁾, 张军杰⁽¹⁾, 路 静⁽¹⁾

1. 信息产业部电子第27研究所; 2. 郑州大学信息工程学院 郑州 450052

关键词 机内测试; 可测性设计; 准连续波雷达; 快速傅立叶变换.

语言 简体中文

中图分类号 TN957.51

摘要 设计了一种准连续波雷达数字信号处理机系统级机内测试(BIT,built-in self-test)方法.利用信号处理机内的伪随机(PN,Pseudo-Noise)码序列实现处理机系统级性能检测.给出了伪随机码序列通过各模块后的理论结果及故障分析.该方法已用于某准连续波雷达.

文献标识码 -

文章编号 1671-6841(2002)02-0069-04

[→ 理学版 第34卷 第2期](#)

收稿日期 2001-12-24