

图像与信号处理

## 基于FPGA的空间面阵CCD相机驱动时序发生器与下位机的一体化设计

冉晓强<sup>1,2</sup>; 汶德胜<sup>2</sup>; 邱跃洪<sup>2</sup>; 王华<sup>2</sup>

中国科学院西安光学精密机械研究所, 西安 710119<sup>1</sup>

收稿日期 2007-4-23 修回日期 2007-4-27 网络版发布日期 2007-8-15 接受日期

**摘要** 在分析e2v公司的CCD47-20 Backthinned NIMO型CCD器件驱动时序关系的基础上, 结合空间面阵CCD相机电子系统的总体要求, 完成了基于FPGA的驱动时序发生器与下位机的一体化设计。选用FPGA器件作为硬件设计载体, 使用VHDL语言对一体化的时序与控制通信系统进行了硬件描述。针对ALTERA公司的FPGA器件EP1C6Q240C8对设计进行了RTL级仿真及配置, 完成了一体化系统的硬件电路。硬件实验结果表明, 所研制的基于FPGA的一体化的时序与控制通信系统不仅可以满足CCD芯片和视频处理的时序要求, 还可以与CCD相机上位机进行可靠的串行通信, 监测和控制相机的工作状态。

**关键词** [空间面阵CCD相机](#) [FPGA](#) [一体化设计](#) [驱动时序发生器](#) [下位机](#)

**分类号** [V211](#)

**通讯作者** 冉晓强 [xqran@126.com](mailto:xqran@126.com)

### 扩展功能

#### 本文信息

▶ [Supporting info](#)

▶ [PDF\(771KB\)](#)

▶ [\[HTML全文\]\(0KB\)](#)

▶ [参考文献](#)

#### 服务与反馈

▶ [把本文推荐给朋友](#)

▶ [加入我的书架](#)

▶ [加入引用管理器](#)

▶ [复制索引](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

#### 相关信息

▶ [本刊中 包含“空间面阵CCD相机” 的相关文章](#)

▶ 本文作者相关文章

· [冉晓强](#)

·

· [汶德胜](#)

·

· [邱跃洪](#)

·

· [王华](#)