



## 亚纳米级孔隙三维图像首次获得 对未来集成电路的设计产生重要影响

文章来源: 科技日报 作者 何屹

发布时间: 2010-06-10

【字号: 小 中 大】

据物理学家组织网6月9日(北京时间)报道,美半导体研究公司与康耐尔大学的研究人员开发出一种新的方法,利用电子断层成像技术首次获得了亚纳米级的孔隙三维图像。科学家相信,对于半导体材料亚纳米级结构的深入了解,将会不断提高集成电路的性能,降低电能的消耗。

揭示信息技术进步速度的摩尔定律是由英特尔(Intel)创始人之一戈登·摩尔(Gordon Moore)提出来的。其指出当价格不变时,集成电路上可容纳的晶体管数目,约每隔18个月便会增加一倍,性能也将提升一倍。

为了不断提高半导体的性能,科学家开始引入低介电常数材料以取代二氧化硅。低介电常数材料通过降低集成电路中使用的介电材料的介电常数,可以降低集成电路的漏电电流,降低导线之间的电容效应,降低集成电路发热等等。低介电常数材料的研究通常是同高分子材料密切相关的,这些材料具有非常复杂的孔隙结构。掌握这些分子水平的孔隙结构,将对未来集成电路的设计产生深远的影响。

负责该研究工作的康耐尔大学物理应用工程系教授戴卫·穆勒表示,如果说二维图像抵得上“千言万语”的话,利用复杂的计算机软件将一系列二维图像转变成为三维图像的意义就更为巨大——这不仅可以为半导体工业提供新的视角,还可以在低介电常数材料应用方面产生许多新的技术节点。随着人们对亚纳米级孔隙结构的深入了解,将会更好地控制低介电常数材料化学稳定性、可靠性及其工作性能。科学家认为,这一技术的公布,表明人们对于低介电常数材料三维孔隙结构的研究开始逼近原子级别。

打印本页

关闭本页