

论文

高性能半静态双边沿D触发器

王伦耀^①, 夏银水^{①②}, 叶锡恩^①

^①宁波大学信息学院 宁波 315211; ^②Napier大学工程学院 英国爱丁堡 EH10 5DT, UK

收稿日期 2005-3-11 修回日期 2005-8-30 网络版发布日期 2007-11-14 接受日期

摘要

在分析现有静态结构双边沿触发器和动态结构双边沿触发器优缺点的基础上, 该文提出了半静态结构双边沿触发器设计。PSPICE模拟表明, 新设计功能正确。与以往一些设计相比, 新设计在功耗、速度、功耗延迟积以及减少MOS晶体管使用数目等方面都具有明显的优势, 从而使新设计具有良好的综合性能。该文的另一个贡献是对双边沿触发器性能的测试方法进行了探讨, 提出了测试双边沿触发器最高频率的新方法。

关键词 集成电路 半静态 D触发器 低功耗 双边沿触发器

分类号 [TN432](#)

Design of High Performance Semi-Static Double Edge-Triggered Flip-Flops

Wang Lun-yao^①, XiaYin-shui^{①②}, Ye Xi-en^①

^①Faculty of Information Science & Technology, Ningbo University, Ningbo 315211, China;

^②School of Engineering, Napier University, Edinburgh EH10 5DT, UK

Abstract

Based on analysis of traditional static and dynamic Double Edge-Triggered Flip-Flops (DETFFs), a new semi-static DETFF is proposed in this paper. PSPICE simulation shows that the proposed DETFF has correct operation. Compared with traditional static DETFFs, the proposed DETFF has significant improvement in terms of power, speed, Power-Delay-Product (PDP) and area. In addition, the performance measurement of the DETFFs is also discussed in this paper, and a new approach is proposed for testing the maximum working frequency of the DETFFs.

Key words [IC](#) [Semi-static](#) [D flip-flops](#) [Low power](#) [Double edge-triggered flip-flops](#)

DOI:

通讯作者

作者个人主页 王伦耀^①, 夏银水^{①②}, 叶锡恩^①

扩展功能

本文信息

▶ [Supporting info](#)

▶ [PDF\(298KB\)](#)

▶ [\[HTML全文\]\(OKB\)](#)

▶ [参考文献\[PDF\]](#)

▶ [参考文献](#)

服务与反馈

▶ [把本文推荐给朋友](#)

▶ [加入我的书架](#)

▶ [加入引用管理器](#)

▶ [复制索引](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

▶ [本刊中包含“集成电路”的相关文章](#)

▶ 本文作者相关文章

• [王伦耀](#)

• [夏银水](#)

• [叶锡恩](#)