

李楠

吴建飞

步凯

摘要：介绍一种应用于高速模数转换器中的交流耦合形式的PECL时钟设计方法。在时钟的端接设计中，采用串联终端匹配改善信号完整性，并利用HyperLynx软件进行仿真，取得良好的效果，对于实际电路设计有良好的指导作用。

关键词：

文章全文为PDF格式，请下载至本机浏览。[[下载全文](#)]

如您没有PDF阅读器，请先下载PDF阅读器 [Acrobat Reader](#) [[下载阅读器](#)]

Clock design and simulation in high speed ADC

Abstract: A design method of AC coupling PECL clock of high speed ADC is introduced. Series termination was applied in the design of termination schemes in order to improve signal integrity. By using HyperLynx simulation software, the good performance achieved, and making practical circuit design more easy.

Key words:

[【大 中 小】](#) [[关闭窗口](#)]