



行业动态
Industry News

IP核，SoC设计绕不过的槛.doc

2010-11-04 | 编辑： | 【大】 【中】 【小】 【打印】 【关闭】

核心提示：以IP核复用、软硬件协同设计和超深亚微米/纳米级设计为技术支撑的SoC（片上系统/单芯片，System on Chip）也已成为当今超大规模集成电路的主流。



用第三方的IP设计自己的SoC芯片，已经是Fabless公司的基本模式。但IP交易在中国一直未形成规范化的互动市场。国务院日前决定实施包括高新技术在内的为期6个月的整顿、治理、保护知识产权活动，这对IP核在中国的发展是个利好，当然这是以动真格为前提。

IP是“Intellectual Property”的简称，而“IP核”是指集成电路设计中预先设计、验证好的功能模块，具有“性能强大、技术密集程度高、知识产权集中、商业价值昂贵”等特点，因而成为了集成电路设计产业中的最关键产业要素和竞争力体现，而以IP核复用、软硬件协同设计和超深亚微米/纳米级设计为技术支撑的SoC（片上系统/单芯片，System on Chip）也已成为当今超大规模集成电路的主流。

以“面向新兴市场的SoC与IP供给新关系”为主题的“SSIP2010——IP重用技术国际研讨会”日前在上海举行，这个由上海硅知识产权交易中心

（SSIPEX）与上海市集成电路行业协会共同主办的SSIP 2010，吸引了国际、国内知名的IP核供应商、芯片制造商等参会，并围绕“IP设计验证新技术”等议题进行了深入探讨。SSIP2010，是SSIPEX连续第3年主办的“IP重用技术国际研讨会”。

来自清华微电子所的魏少军认为，随着IP核在SoC中所占比重日益增加，SoC产品的技术含量会逐步降低；而SoC对IP核依赖不断提升，中国IC设计公司基础设计能力将持续下降；市场需求与自主可控关键IP核缺失的矛盾会长期存在；这就决定了，如果不拥有自主可控的IP核，中国IC设计业就会沦为有较高技术含量的组装业。所以，中国IC设计业要突破关键IP核的研发，狠抓自主IP核的应用才是出路。

- ▣ 科普首页
- ▣ 微电子历史
- ▣ 行业动态
- ▣ 术语解释
- ▣ 无微不至
- ▣ 芯片制程
- ▣ 科普创意



SSIPLEX总经理徐步陆认为，中国对于硅IP是一个非常重要的市场，作为目前国内最具规模、技术水平最高、影响力最大的IP研讨盛会，SSIP 2010为全球顶级的硅IP供应商会见中国SoC领先设计者提供了极佳的机会。与会者围绕起伏波动的IC市场，共同探讨如何利用标准化、流程化、平台化、可重用管理的IP技术进行SoC开发。

中芯国际IP授权总监丁鸿钧表示，进入纳米工艺时代，DFM技术对SoC芯片附加值的体现及降低芯片面积至关重要，经DFM技术优化的SoC芯片甚至可减少25%面积。而Cadence经理白亦认为，IP的质量和IP的集成度，是IP重用的关键所在，目前SoC芯片已有80%是由IP构成，而软件开发和调试和软硬件验证的成本在日益提升，Cadence新近推出的EDA360系统开发平台，就是一个开放的设计平台来应对这种需求。

承接摩托罗拉M*Core的苏州国芯这两年在商业化过程取得了进展，苏州国芯董事长郑荏介绍，目前基于C*Core的SoC芯片已有5000万颗在信息安全、汽车电子、手机、DTV等市场领域应用中，C*Core也与国内、国际各大Foundry厂建立起合作关系。郑荏透露，今年苏州国芯会有6000万的销售收入，获利能力可达到2000万元。估计到2012年公司可实现销售收入3亿元，赢利6000万。苏州国芯对C*Core的坚持，终于结出果实。

近年来，虽然我国的IP核产业已经成为了IC产业中增长最快的一部分。然而，由于我国的IP核产业在整体上起步较晚，并缺乏具有自主知识产权的核心技术，因而在国际市场的激烈竞争中依然还是处于较为被动的局面。所以，发展具有自主知识产权核心IP核，对推进我国IC设计与制造业的健康可持续发展具有相当重要的推动作用。

（来源：半导体国际 2010年10月26日）



中国科学院微电子研究所版权所有 邮编：100029

单位地址：北京市朝阳区北土城西路3号，电子邮件：webadmin@ime.ac.cn

京公网安备110402500036号