

液晶与显示 2011, 26(3) 370-373 ISSN: CN:

本期目录 | 下期目录 | 过刊浏览 | 高级检索

[打印本页] [关闭]

成像技术与图像处理

可扩展式自适应光学系统波前处理器的硬件设计

贾建禄^{1,2}, 王建立¹, 赵金宇¹, 吴元昊¹, 邵亮¹, 赵波¹

1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;
2. 中国科学院 研究生院, 北京 100039

摘要: 为满足大型地基高分辨率成像望远镜对自适应光学系统波前处理的需求, 需设计千单元的自适应波前处理系统。为此提出了一式的自适应光学系统波前处理器。系统由波前处理主板和波前处理子板组成, 每块波前处理主板可扩展10块波前处理子板。整个系统000帧/s的实时波前图像的采集、子孔径斜率的计算、波前拟合和1 200路的控制促动量输出的任务。详细给出了整个系统的硬件设实施过程和实验结果。

关键词: 自适应光学系统 波前处理器 可扩展

Hardware Design for Extendible Adaptive Optics System Wave-Front Processor

JIA Jian-lu^{1,2}, WANG Jian-li¹, ZHAO Jin-yu¹, WU Yuan-hao¹, SHAO Liang¹, ZHAO Bo¹

1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China;
2. Graduate University of Chinese Academy of Sciences, Beijing 100039, China

Abstract: For the need of lager ground-based high resolution EO imaging telescope adaptive optics wave-front processing, thousands of units AO wave-front processing system is required to design. In this paper, an extendible adaptive optics wave-front processor has been presented. This system uses wave-front processing host board and wave-front processing sub board, and can realize expansion according to the scale of adaptive system. Each wave-front processing sub board can promote the output of 120 roads, with the maximum expansion capacity of 10, so the system can reach 2 000 frames/s sampling and processing frequency and promote the momentum of the output of 200 roads. This article gives a detailed design, implementation and test results.

Keywords: adaptive optics wave-front processor extend

收稿日期 2010-11-26 修回日期 2011-01-25 网络版发布日期 2011-06-20

基金项目:

国家高技术(863)计划课题(No.2009AA8080603)

通讯作者: E-mail:jianluciomp@163.com

作者简介: 贾建禄(1982-), 男, 内蒙古赤峰人, 博士研究生, 助理研究员, 主要从事硬件电路和FPGA方面的研究。

作者Email: jianluciomp@163.com

参考文献:

- [1] 王建立, 陈涛, 张景旭, 等. 地基高分辨率光电成像望远镜总体需求及关键技术分析[J]. 光学 精密工程, 2008, 16(5): 2-16. [2] 王建立, 李安娜. 高帧频Shack-Hartman探测的波前处理技术研究[J]. 强激光与粒子束, 1999, 10 (5): 579-582. [3] Duncan T S, Voas K, Eager R J, et al. Low-latency adaptive optical system processing electronics [J]. SPIE, 2003, 4839: 924-934. [4] Goodsell S J, Fedrigo E, Dipper N A, et al. FPGA developments for the SPARTA project.[J]. SPIE, 2005, 5903: 5903-12. [5] Goodsell S J, Genq D, Fedrigo E, et al. FPGA developments for the SPARTA project: Part 2.[J]. SPIE, 2006