



## 博学而笃志 切问而近思

站内搜索:  [搜索](#)



### 来金梅

系别: 微电子研究院  
职称: 教授 博导  
职务:  
办公室:  
电话:  
E-mail: [jmlai@fudan.edu.cn](mailto:jmlai@fudan.edu.cn)  
主页:

### 教育背景

- 2/1/1995至3/1/1998 上海交通大学 博士研究生
- 4/1/1998至5/1/2000 浙江大学电子科学与技术博士后流动站 博士后
- 7/1/2000至6/1/2003 复旦大学电子科学与技术方向 博士后  
比利时 学习集成电路设计课程

### 研究方向

- 千万门级可编程逻辑器件逻辑综合工具开发与研究
- 千万门级高性能FPGA器件及其软件系统开发与研究
- 可编程逻辑器件架构、阵列单元和工具链的研究与设计实现技术
- 可编程逻辑器件抗辐照技术研究
- 可编程逻辑器件自动化测试方法研究
- 低功耗、低成本可编程系统芯片及其软件系统
- 可重构、可编程系统芯片及其软件系统
- 多核、可重构平台FPGA研发
- 可重构、可进化FPGA电路
- 嵌入式可编程逻辑器件 IP 核及其软件系统、版图自动生成

### 课程教学

- 本科课程: 信号与通信系统
- 研究生课程: 1. 集成电路设计导论 2. VLSI 系统设计导论

### 学术兼职

“电子学报”“半导体学报”“计算机辅助设计与图形学报”“IEEE Transactions on Circuits and Systems-Part I”等学报审稿人

### 科研项目

国家高技术研究发展计划(863 计划): 可编程逻辑器件架构、阵列单元和工具链的研究与设计实现技术

“核高基”重大专项: 嵌入式可编程逻辑阵列IP核

国家自然科学基金项目：平台FPGA器件的结构设计实现方法研究

国家自然科学基金项目：新型FPGA结构模型和设计方法研究

国家重点实验室重点项目：多核、可重构平台FPGA研发

国家预先研究项目：自主FPGA技术开发研究

上海市应用材料研究与发展基金项目：FPGA IP核版图自动生成方法研究

## 论文著作

---

1. , Wang, Zhen, Xie, Ding, Lai, Jinmei, FPGA interconnect architecture exploration based on a statistical model, 21st International Conference on Field Programmable Logic and Applications, FPL 2011, pp 447-452, 2011/9/5, , ,

2. , Duan, Xueyan, Wang, Liyun, \*Lai, Jinmei, Effect of charge sharing on the single event transient response of CMOS logic gates, Journal of Semiconductors, 32(9), pp 095008-1-095008-6, 2011, , ,

3. , 谢丁, 邵赞, 来金梅, 王健, 陈利光, 王元, 俞建德, FDE2009 software system for programmable logic device with hierarchical architecture, Tien Tzu Hsueh Pao/Acta Electronica Sinica, 38(5), pp 1136-1140, 2010(EI), , ,

4. , 俞建德, 谢丁, 邵赞, 王健, 陈利光, 来金梅, 童家裕, Min-loop-maximization method on FPGA routing resources architecture design, Jisuanji Fuzhu Sheji Yu Tuxingxue Xuebao/Journal of Computer-Aided Design and Computer Graphics, 22(6), pp 934-942, 2010(EI), , ,

5. , Wang, Liyun, Wang, Yuan, Chen, Liguang, Wang, Jian, Chen, Xing, Wu, Fang, Lai, Jinmei, Tong, Jiarong, Uniform Routing Architecture for FPGA with Embedded IP Cores, IEEE 8th International Conference on ASIC, pp 109-112, 2009/10/20 (ISTP), , ,

6. , HuaQiu Yang, Jinmei Lai, A Flexible Bit-Stream Level EHW Platform Based on FPGA, NASA/ESA Conference on Adaptive Hardware and Systems, July 29 - August 1, 2009, Moscone Convention Center, San Francisco, California, USA, , ,

7. , WU Fang, ZHANG Huowen, , DUAN Lei, LAI Jinmei, WANG Yuan, TONG Jiarong A Delay-Optimized Universal FPGA Routing Architecture, ASP-DAC 2009, 14th Asia and South Pacific Design Automation Conference, 口头报告, Jan. 19-22 2009, Pacifico Yokohama, Yokohama, Japan, , ,

## 获奖情况

---

获教育部科学技术进步奖二等奖：成果名称，适用于数据通路应用的可编程逻辑器件及其软件系统，证书号：2006-229, 排名第二

复旦大学巾帼建功创新奖

2007----微电子研究院项目申请先进个人奖

2008----学院奖教金二等奖

[返回](#)